



**Europäisches  
Patentamt**

**European  
Patent Office**

**Office européen  
des brevets**

**Bescheinigung**

**Certificate**

**Attestation**

Die angehefteten Unterlagen stimmen mit der ursprünglich eingereichten Fassung der auf dem nächsten Blatt bezeichneten europäischen Patentanmeldung überein.

The attached documents are exact copies of the European patent application described on the following page, as originally filed.

Les documents fixés à cette attestation sont conformes à la version initialement déposée de la demande de brevet européen spécifiée à la page suivante.

**Patentanmeldung Nr.    Patent application No.    Demande de brevet n°**

99203019.7

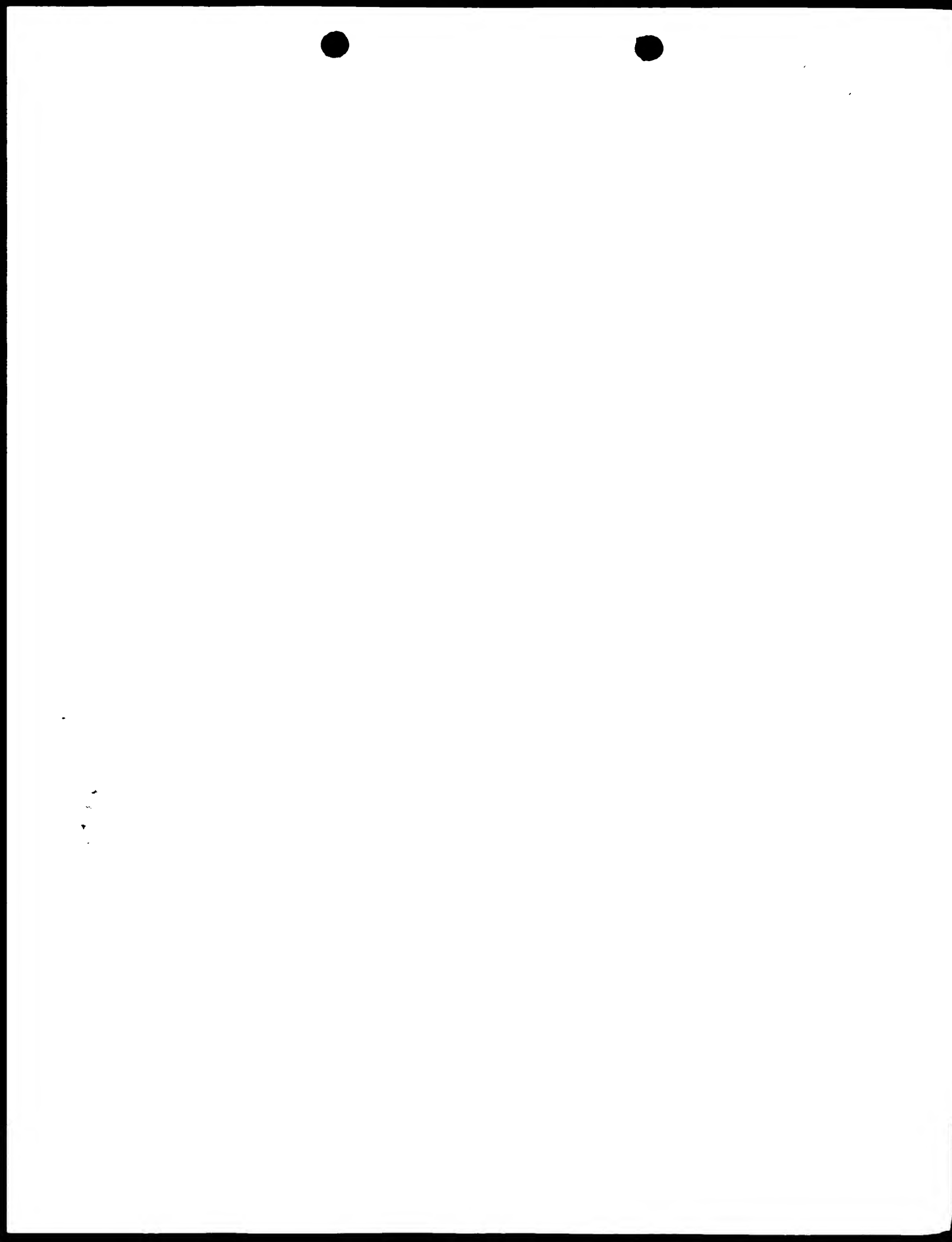
Der Präsident des Europäischen Patentamts:  
Im Auftrag

For the President of the European Patent Office

Le Président de l'Office européen des brevets  
p.o.

**I.L.C. HATTEN-HECKMAN**

DEN HAAG, DEN  
THE HAGUE,    22/05/00  
LA HAYE, LE





Europäisches  
Patentamt

European  
Patent Office

Office européen  
des brevets

JC921 U.S. PTO  
09/663593  
09/18/00

**Blatt 2 der Bescheinigung**  
**Sheet 2 of the certificate**  
**Page 2 de l'attestation**

Anmeldung Nr.  
Application no  
Demande n° 99203019.7

Anmeldetag  
Date of filing  
Date de dépôt 16/09/99

Anmelder  
Applicant(s)  
Demandeur(s)  
Koninklijke Philips Electronics N.V.  
5621 BA Eindhoven  
NETHERLANDS

Bezeichnung der Erfindung  
Title of the invention  
Titre de l'invention  
NO TITLE

In Anspruch genommene Priorität(en) / Priority(ies) claimed / Priorité(s) revendiquée(s)

Staat  
State  
Pays

Tag  
Date  
Date

Aktenzeichen  
File no  
Numero de dépôt

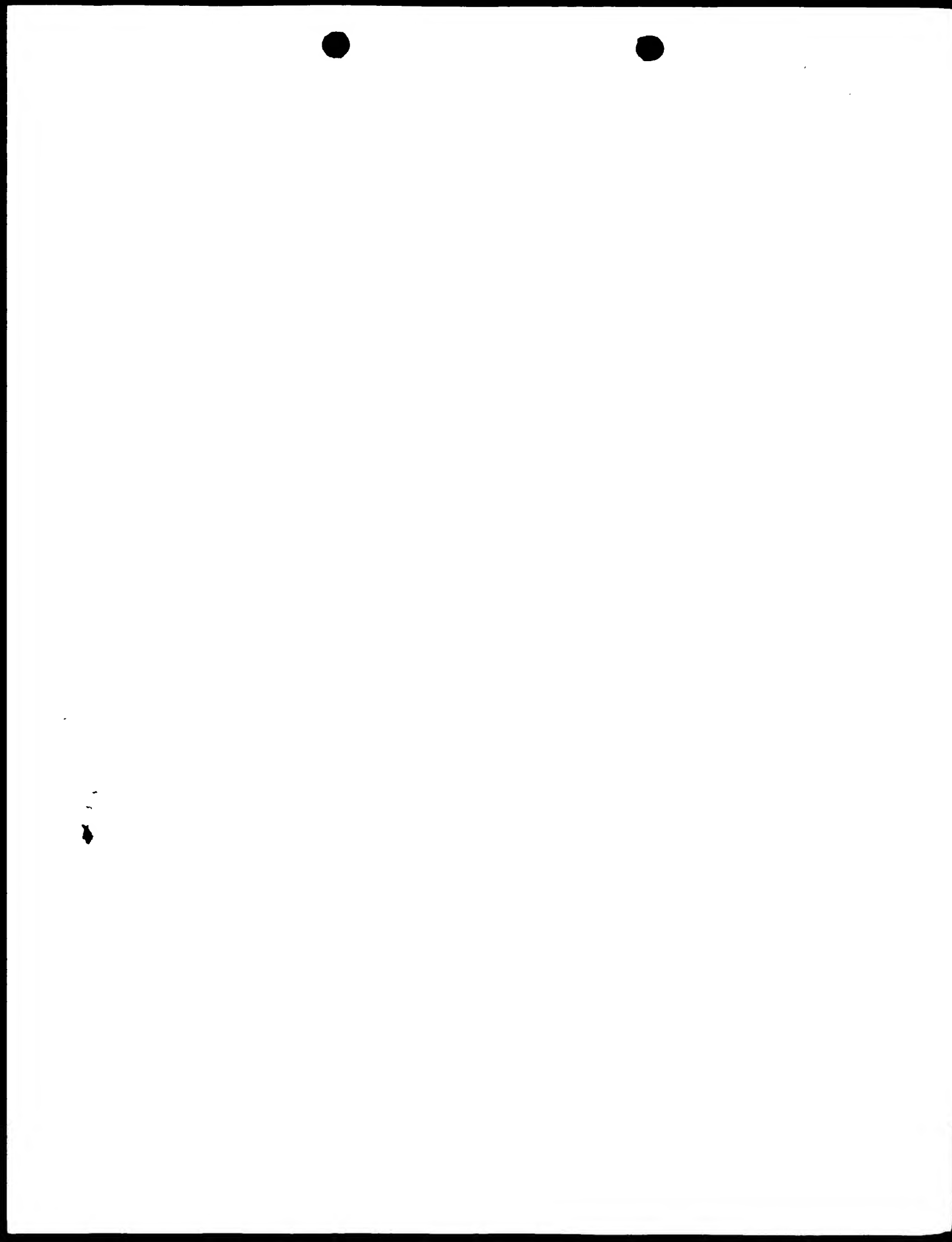
Internationale Patentklassifikation  
International Patent classification  
Classification internationale des brevets

/

Am Anmeldetag benannte Vertragsstaaten  
Contracting states designated at date of filing AT/BE/CH/CY/DE/DK/ES/FI/FR/GB/GR/IE/IT/LI/LU/MC/NL/PT/SE  
Etats contractants désignés lors du dépôt

Bemerkungen  
Remarks  
Remarques

See for title page 1 of the description.



Halfgeleiderinrichting.

EPO - DG 1

16 09. 1999

(68)

De uitvinding heeft betrekking op een halfgeleiderinrichting omvattende een halfgeleiderlichaam met een eerste gebied van een eerste geleidingstype, een hieraan grenzend tweede gebied van het tweede, het tegengestelde, geleidingstype, een aan het tweede gebied grenzend en hierdoor van het eerste gebied gescheiden derde gebied van het eerste geleidingstype en met een vierde gebied van het eerste geleidingstype dat door het derde gebied is gescheiden van het tweede gebied en een hogere doteringsconcentratie dan het derde gebied heeft, waarbij het eerste, het tweede gebied en het vierde gebied elk van een aansluiting zijn voorzien. Het genoemde vierde gebied kan beschouwd worden als een contactzone van het derde gebied van het zelfde geleidingstype. De hier beschreven opvolging van diverse gebieden vormt derhalve een, horizontale dan wel verticale, npn of pnp structuur die bijvoorbeeld als transistor (bipolair of MOS) of als diode gebruikt kan worden.

Dergelijke elementen blijken in de praktijk vaak kwetsbaar te zijn voor beschadiging wanneer tijdens bedrijf een hoge spanning in de sperrichting over de pn-overgang tussen het tweede gebied en het vierde gebied staat terwijl er tevens een grote stroom loopt. Deze beschadiging kan ontstaan door plaatselijke stroomconcentratie bij doorslag waardoor de temperatuur plaatselijk kan stijgen en waardoor het veld aan de overgang van gebied 3 naar gebied 4 kan toenemen wat de stroom nog verder kan doen toenemen. Het is bekend om voor verhoging van de doorslagspanning bijvoorbeeld in het derde gebied aan de randen van het tweede gebied elektrisch zwevende ringen of zones van het tegengestelde geleidingstype aan te brengen waardoor het elektrisch veld wordt gereduceerd. Doordat deze zones van het geleidingstype zijn tegengesteld aan dat van het derde gebied vereist het aanbrengen er van een extra processtap. Bovendien nemen deze ringen relatief veel ruimte in beslag waardoor het schakelingselement groter wordt, wat in het bijzonder in geïntegreerde schakelingen een bezwaar kan zijn. Ook is het mogelijk dat de serieweerstand van het element door deze maatregel kan toenemen. Een verder bezwaar van deze maatregel is dat verhoging van de elektrische veldsterkte en stroomconcentratie aan de overgang tussen het derde en het vierde gebied niet of nauwelijks wordt onderdrukt.

De uitvinding beoogt onder meer op een effectieve wijze en zonder extra processtappen beschadiging ten gevolge van stroomconcentratie en veldverhoging te

voorkomen. Een halfgeleiderinrichting van de in de aanhef beschreven soort volgens de uitvinding is daardoor gekenmerkt dat het derde gebied is voorzien van een protectiezone van het eerste geleidingstype met een hogere doteringsconcentratie dan het derde gebied, dat door het derde gebied is gescheiden van het tweede gebied en dat dicht bij het vierde gebied is gelegen en van het vierde gebied is gescheiden door een tussenliggend relatief hoogohmig gebied van het derde gebied. De uitvinding is onder meer gebaseerd op het inzicht dat bij een sperspanning over de pn-overgang bij grote stroomdichtheid het Kirk effect kan optreden waarbij het maximum van de elektrische veldsterkte ten gevolge van de stroom zich verplaatst van de pn-overgang naar de contactzone. De stroom die het Kirk effect veroorzaakt kan afkomstig zijn uit het eerste gebied door parasitaire npn of pnp werking. Door bijvoorbeeld de kromming van de contactzone of door plaatselijke onregelmatigheden in het diffusiefront van de contactzone kunnen plaatselijk pieken in de veldsterkte ontstaan die de genoemde stroomconcentratie bij doorslag en de daarmee gepaard gaande beschadiging veroorzaken. Door dichtbij de contactzone maar hiervan gescheiden door hoogohmig materiaal van het derde gebied een hooggedoteerde zone van het zelfde geleidingstype aan te brengen, bijvoorbeeld in de vorm van een ring rondom de contactzone, wordt bereikt dat het hiervoor beschreven Kirk effect in eerste instantie langs de rand van de protectiezone optreedt. Doordat tussen de protectiezone en de contactzone een hoogohmig gebied is gelegen dat een weerstand in het stroomtraject vormt, zal stroomconcentratie bij doorslag worden vermeden of althans in sterke mate worden onderdrukt. Doordat de protectiezone, zoals hierna nog zal blijken, doorgaans tegelijk met de contactzone kan worden gevormd zijn extra processtappen niet nodig. Bovendien vereist de protectiezone nauwelijks extra ruimte zodat de inrichting niet of weinig groter wordt.

Een uitvoering van een halfgeleiderinrichting volgens de uitvinding is daardoor gekenmerkt dat het derde gebied wordt gevormd door een aan een oppervlak van het halfgeleiderlichaam grenzend oppervlaktegebied van het eerste geleidingstype, waarbij het vierde gebied en de protectiezone zijn aangebracht als naast elkaar gelegen oppervlaktezones van het eerste geleidingstype. Hoewel de uitvinding ook in laterale configuraties kan worden toegepast, worden bijzondere voordelen verkregen in verticale configuraties. Een halfgeleiderinrichting volgens de uitvinding met een verticale opbouw is daardoor gekenmerkt dat het derde gebied aan de tegenover het oppervlak gelegen zijde is begrensd door het tweede gebied van het tweede geleidingstype en dat het eerste gebied van het eerste geleidingstype wordt gevormd door een gebied dat, op het oppervlak gezien, onder het tweede gebied is gelegen. Een uitvoering die in het bijzonder geschikt is voor toepassing in

geïntegreerde schakelingen is daardoor gekenmerkt dat het derde gebied gevormd wordt door een eilandL-vormig deel van een epitaxiale laag die aangebracht is op een substraat van het tweede geleidingstype waarbij het genoemde eerste gebied en het genoemde tweede gebied gevormd worden door resp. een begraven laag van het eerste geleidingstype en een begraven laag van het tweede geleidingstype, welke begraven lagen boven elkaar zijn aangebracht tussen de epitaxiale laag en het substraat waarbij de tweede begraven laag van het tweede geleidingstype de epitaxiale laag en de eerste begraven laag van het eerste geleidingstype van elkaar isoleert en door de eerste begraven laag is geïsoleerd van het substraat van het tweede geleidingstype. Een verdere uitvoering daarbij is daardoor gekenmerkt dat het eilandvormig deel van het eerste geleidingstype en de begraven laag van het tweede geleidingstype een diode als schakelingselement in een geïntegreerde schakeling vormen. Met voordeel kan de diode bijvoorbeeld toegepast worden als protectie tegen beschadiging van het circuit als gevolg van elektrostatische ontlading (ESD).

Deze en andere aspecten van de uitvinding worden nader toegelicht aan de hand van een voorbeeld. In de tekening toont:

Fig.1 een doorsnede van een op zichzelf bekende halfgeleiderinrichting;

Fig.2 een doorsnede van een halfgeleiderinrichting volgens de uitvinding;

Fig.3 in een grafiek het effect op de ESD sterkte van de afstand tussen de protectiezone en de contactzone in de uitvoering volgens Fig.2;

Fig.4 een doorsnede van een verdere uitvoering van een halfgeleiderinrichting volgens de uitvinding.

Opgemerkt wordt dat de tekeningen slechts schematisch en niet op schaal zijn.

In het hierna volgende zal de uitvinding worden beschreven aan de hand van een diode die bijvoorbeeld als protectiediode tegen ESD in een geïntegreerde schakeling kan worden toegepast. Ter illustratie van de uitvinding is in Fig.1 een bekende diode getekend en in Fig.2 een uitvoering van een dergelijke diode volgens de uitvinding. De inrichting omvat een halfgeleiderlichaam voorzien van: een eerste gebied 1 van een eerste geleidingstype, in dit voorbeeld van het n-type, een hieraan grenzend tweede gebied 2 van het tweede, het tegengestelde geleidingstype, in dit voorbeeld dus van het p-type, een aan het tweede gebied 2 grenzend en door het tweede gebied van het eerste gebied 1 gescheiden derde gebied 3 van het n-type en een aan het derde gebied 3 grenzend vierde gebied 4 van het n-type dat een contactzone vormt en een hogere doteringsconcentratie dan het derde gebied 3 heeft. Het

gebied 3 wordt gevormd door een eilandvormig deel van een n-type epitaxiale laag 5 van silicium, aangebracht op een p-type siliciumsubstraat 6. Binnen de epitaxiale laag is het eiland 3 elektrisch geïsoleerd door een diepe p-type zone 7 die zich dwars over de dikte van de laag 5 uitstrekt. Het eerste gebied 1 en het tweede gebied 2 worden gevormd resp. door een n-type  
5 begraven laag en een p-type begraven laag, aangebracht aan het grensvlak tussen de epitaxiale laag 5 en het substraat 6. De n-type begraven laag 1 vormt een elektrische isolatie tussen de p-type begraven laag 2 en het p-type substraat 6 terwijl de p-type begraven laag 2 een isolatie vormt tussen de n-type begraven laag 1 enerzijds en het n-type eiland 3 en de n-type contactzone 4 anderzijds. De begraven zones 1 en 2 zijn voorzien van resp. een diepe n-type  
10 contactzone 8 en een diepe p-type contactzone 9. De zones 8 en 9 zijn voorzien van een gemeenschappelijke aansluiting 10 die de anode van de diode vormt. De zone 4 is verbonden met een metaalcontact 11 dat de kathode vormt.

In een gerealiseerde uitvoering bedroeg de dikte van de epitaxiale laag 5 ongeveer 9  $\mu\text{m}$  en was de doteringsconcentratie  $3,5 \times 10^{15}$  atomen per  $\text{cm}^3$ . De diepte van de n-  
15 type contactzone 4 bedroeg ongeveer 1,0  $\mu\text{m}$ . De opwaartse diffusie van de begraven p-type zone bedroeg ongeveer 5  $\mu\text{m}$ , gemeten vanaf het grensvlak tussen het substraat en de epitaxiale laag, zodat de afstand tussen de n-type contactzone 4 en de p-type zone 2 ongeveer 3  $\mu\text{m}$  bedroeg.

De diode kan bijvoorbeeld als protectiediode in een geïntegreerde schakeling  
20 worden toegepast, bijvoorbeeld tussen voeding (kathode) en aarde (anode). Wanneer over de diode een spanning in de doorlaatrichting wordt gezet, komt de pn-overgang 12 tussen de gebieden 2 en 3 in de voorwaarts en injecteert elektronen in het p-type gebied 2. Elektronen die door het p-type gebied 2 diffunderen worden gecollecteerd door het n-type gebied 1 en worden, althans voor het grootste deel, als diodestroom via de aansluiting 10 afgevoerd.  
25 Omdat hoogstens een klein deel van de geïnjecteerde elektronen het substraat 6 zal bereiken worden dergelijke dioden wel "low leakage dioden" genoemd. Wanneer de diode in de sperrichting is voorgespannen, zal, althans in afwezigheid van elektrische stroom, de elektrische veldsterkte het grootst zijn bij de pn-overgang 12 tussen de p-type begraven laag 2 en het n-type gebied 3. Wanneer tussen de gebieden 2 en 3 stroom gaat lopen ten gevolge van  
30 doorslag komt de pn-junctie tussen gebied 1 en gebied 2 in doorlaat. Door de resulterende stroom verschuift het maximum van het elektrische veld van de pn-overgang 12 naar de contactzone 4 ten gevolge van het Kirk effect dat wordt veroorzaakt door de elektronen stroomdichtheid. Het veld is het grootst bij de kromming 13 van de contactzone 4 waardoor op deze plek de doorslagspanning lager wordt. Door de lagere doorslagspanning wordt de stroom



groter waardoor de junctie tussen de gebieden 1 en 2 meer in voorwaarts komt wat weer leidt tot een verdere verlaging van de doorslagspanning. Hierdoor kan er een grote stroom gaan lopen die de diode kan beschadigen.

Fig.2 geeft een doorsnede van een diode volgens de uitvinding, waarbij  
5 duidelijkheidshalve voor overeenkomstige onderdelen de zelfde verwijzingscijfers als in Fig.1 zijn gebruikt. De inrichting volgens Fig.2 onderscheidt zich van de in Fig.1 weergegeven inrichting voornamelijk door de aanwezigheid van een hooggedoteerde n-type ring 14 rond de contactzone 4. De afstand tussen de ring 14 en de contactzone 4 bedroeg in een specifieke uitvoering ongeveer 2  $\mu\text{m}$ . Omdat het hier de maskermaat betreft, betekent dit dat staarten van  
10 de diffusieprofielen van de zones 4 en 14, die in Fig.2 gescheiden getekend zijn, elkaar ten gevolge van laterale diffusie gedeeltelijk kunnen overlappen. Ook in dat geval echter worden de zones 4 en 14 geacht onderling gescheiden te zijn door tussenliggend hoogohmig materiaal. Het is belangrijk dat de zone 14 niet direct is verbonden met een contact of met het contact 11. Doordat de zone 14 dicht bij de zone 4 is gelegen is, bij een spanning in de keerrichting over  
15 de diode, het maximum elektrische veld gelegen bij kromming 15 van de ring 14. Doorslag zal dan niet optreden bij de zone 4, zoals in de uitvoering van Fig.1, maar bij de zone 14. Het boogvormige gebied 16 tussen de ring 14 en de zone 4 vormt een weerstand tussen het gebied 15 en het contact 11 en voorkomt dat door lawine effecten en stroomconcentratie plaatselijk beschadigingen in de diode optreden. De diode volgens Fig.2 is daardoor aanzienlijk robuuster  
20 dan de diode volgens Fig.1 en daarmee bij uitstek geschikt als protectie tegen ESD. Metingen (Fig.3) hebben aangetoond dat de diode zonder beschadigingen spanningen van vele kV voor ESD protectie (Human body model) kunnen doorstaan. In vergelijking hiermee traden bij toepassing van dioden zonder protectiering 14 al beschadigingen op bij een spanning van ongeveer 1,5 kV.

25 De zone 14 kan tegelijk met de zone 4 worden aangebracht zonder extra processtappen. Bovendien vereist de zone 14 weinig extra ruimte zodat het oppervlak van de inrichting niet of slechts weinig groter wordt.

Een belangrijke parameter wordt gevormd door de afstand tussen de contactzone 4 en de protectiezone 14. In Fig.3 is het verband weergegeven tussen de ESD  
30 spanning in kV waarbij bij een vooraf bepaald percentage van een groot aantal dioden beschadigingen optrad en de afstand  $d$  in  $\mu\text{m}$  tussen de ring 14 en de contactzone 4. Het optimum blijkt op en ca. 2  $\mu\text{m}$  te liggen. Als de afstand  $d$  kleiner wordt dan 1,5  $\mu\text{m}$  wordt het effect minder, klaarblijkelijk omdat de weerstand te laag wordt. Boven ongeveer 2,5  $\mu\text{m}$  wordt

het voordeel van de protectiezone ook snel kleiner met groter wordende  $d$ , doordat boven een bepaalde afstand dezelfde effecten een rol gaan spelen als in de inrichting volgens Fig.1.

De uitvinding kan, behalve in dioden, ook in andere typen van schakelingselementen met voordeel worden toegepast. Fig.4 geeft een doorsnede van een inrichting volgens de uitvinding met een Laterale DMOS transistor. De inrichting bevat weer een halfgeleiderlichaam 1 van silicium, omvattende een p-type substraat 6 en een hierop aangebrachte n-type epitaxiale laag 5. De transistor bevat een n-type source 20 (eerste gebied), gelegen in een p-type back-gate 21 (tweede gebied). Het back-gate gebied grenst aan een hoogohmig n-type driftgebied 22 (derde gebied) dat gevormd wordt door een deel van de epitaxiale laag 5 en dat aan de tegenover het back-gate gebied gelegen zijde overgaat in een hooggedoteerde n-type drain 23 (vierde gebied). Boven het gedeelte van het back-gate gebied 21, gelegen tussen de source 20 en het driftgebied 21 is een geïsoleerde gate 24 aangebracht. De source is verbonden met een source contact 25 dat in dit voorbeeld tevens met het back-gate gebied 21 is verbonden. Via een diepe p-type zone 26 is in dit voorbeeld het back-gate gebied tevens met het substraat 6 (aarde) verbonden, maar het zal duidelijk zijn dat dat niet strikt noodzakelijk is. De drain is verbonden met een drain contact 27. Tussen de drain 23 en het back-gate gebied 21, en in dit voorbeeld aan weerszijden van de drain 23, is een hooggedoteerde n-type protectie zone 14 aangebracht. De zone 14 is weer op korte afstand, bijvoorbeeld 2  $\mu\text{m}$ , van de drain 23 gelegen en kan weer tijdens de zelfde processtappen als drain 23 worden gevormd. Wanneer een hoge spanning tussen de drain 23 en het back-gate gebied 21 en/of het substraat 6 staat, en als gevolg van het Kirk effect bij grote stroom het maximum van het veld over de gesperde pn-overgang naar de drain 23 verschuift, zal doorslag in eerste instantie weer optreden aan de protectie zone 14, waarbij ten gevolge van de weerstand tussen de zone 14 en de aansluiting 27 stroom concentratie wordt vermeden en daarmee de kans op beschadiging van de inrichting wordt verkleind.

Het zal duidelijk zijn dat de uitvinding niet is beperkt tot de hier gegeven voorbeelden, maar dat binnen het kader van de uitvinding voor de vakman nog veel variaties mogelijk zijn. Zo kan bijvoorbeeld in het laatste voorbeeld het p-type substraat 6 vervangen zijn door een substraat van elektrisch isolerend materiaal. Ook zijn uitvoeringsvormen mogelijk waarin de protectiezone niet ringvormig rond de zone 4 zoals in Fig.2 is aangebracht maar slechts naast dat deel van de contactzone 4 waar, in afwezigheid van de zone 14 verwacht mag worden dat door het Kirk effect doorslag zal optreden. Met voordeel kunnen de

dikte en de doteringsconcentratie van het laaggedoteerde derde gebied, bijvoorbeeld het driftgebied van de LDMOST volgens Fig.4, gekozen worden in overeenstemming met het RESURF principe.

- Verder kunnen in de beschreven voorbeelden de geleidingstypes worden
- 5 omgekeerd. Ook kan het halfgeleiderlichaam uit andere materialen dan silicium bestaan.

## CONCLUSIES:

16 09. 1999

(68)

1.           Halfgeleiderinrichting omvattende een halfgeleiderlichaam met een eerste gebied van een eerste geleidingstype, een hieraan grenzend tweede gebied van het tweede, het tegengestelde, geleidingstype, een aan het tweede gebied grenzend en hierdoor van het eerste gebied gescheiden derde gebied van het eerste geleidingstype en met een vierde gebied van het eerste geleidingstype dat door het derde gebied is gescheiden van het tweede gebied en een hogere doteringsconcentratie dan het derde gebied heeft, waarbij het eerste, het tweede gebied en het vierde gebied van een aansluiting zijn voorzien, met het kenmerk dat het derde gebied is voorzien van een protectiezone van het eerste geleidingstype met een hogere doteringsconcentratie dan het derde gebied, dat door het derde gebied is gescheiden van het tweede gebied en dat dicht bij het vierde gebied is gelegen en van het vierde gebied is gescheiden door een tussenliggend relatief hoogohmig gebied .
2.           Halfgeleiderinrichting volgens conclusie 1, met het kenmerk dat het derde gebied wordt gevormd door een aan een oppervlak van het halfgeleiderlichaam grenzend oppervlaktegebied van het eerste geleidingstype, waarbij het vierde gebied en de protectiezone zijn aangebracht als naast elkaar gelegen oppervlaktezones van het eerste geleidingstype.
3.           Halfgeleiderinrichting volgens conclusie 2, met het kenmerk dat het derde gebied aan de tegenover het oppervlak gelegen zijde is begrensd door het tweede gebied van het tweede geleidingstype en dat het eerste gebied van het eerste geleidingstype wordt gevormd door een gebied dat, vanaf het oppervlak gezien, onder het tweede gebied is gelegen.
4.           Halfgeleiderinrichting volgens conclusie 3, met het kenmerk dat het derde gebied gevormd wordt door een eilandvormig deel van een epitaxiale laag die aangebracht is op een substraat van het tweede geleidingstype waarbij het genoemde eerste gebied en het genoemde tweede gebied gevormd worden door resp. een begraven laag van het eerste geleidingstype en een begraven laag van het tweede geleidingstype, welke begraven lagen boven elkaar zijn aangebracht tussen de epitaxiale laag en het substraat waarbij de tweede begraven laag van het tweede geleidingstype de epitaxiale laag en de eerste begraven laag van

het eerste geleidingstype van elkaar isoleert en door de eerste begraven laag is geïsoleerd van het substraat van het tweede geleidingstype.

5.                   Halfgeleiderinrichting volgens conclusie 4, met het kenmerk dat het  
5 eilandvormig deel van het eerste geleidingstype en de begraven laag van het tweede geleidingstype een diode als schakelingelement in een geïntegreerde schakeling vormen.

6.                   Halfgeleiderinrichting volgens een van de conclusies 1-3, met het kenmerk dat  
het derde en het vierde gebied een driftgebied resp. een drain van een Laterale DMOS  
10 transistor vormen.

7.                   Halfgeleiderinrichting volgens een van de voorgaande conclusies, met het  
kenmerk dat het eerste en het tweede gebied van een gemeenschappelijke eerste aansluiting en  
het vierde gebied van een tweede aansluiting zijn voorzien.  
15

8.                   Halfgeleiderinrichting volgens een van de voorgaande conclusies, met het  
kenmerk dat de inrichting van het Resurf type is waarbij het product van de dikte en de  
doteringsconcentratie van het derde gebied ongeveer  $10^{12}$  atomen per  $\text{cm}^2$  bedraagt.

## ABSTRACT:

16 09 1999

(68)

In high voltage devices having a lightly doped region (3), provided with a highly doped contact zone (4), damages may occur caused by local breakdown at the corner of the contactzone due to the Kirk effect at high current density. To improve the robustness of the device, an annular protection zone (14) of the same conductivity type is provided at a small distance around the contactzone. Now breakdown will occur in first instance at the corner of the protection zone. However, due to the resistance between the protection zone and the contact zone, a more uniforme current distribution is obtained which prevents damage due to local current concentration.

10 Fig. 2.

EPO - DG 1

 $\frac{1}{2}$ 

16 09. 1999

68

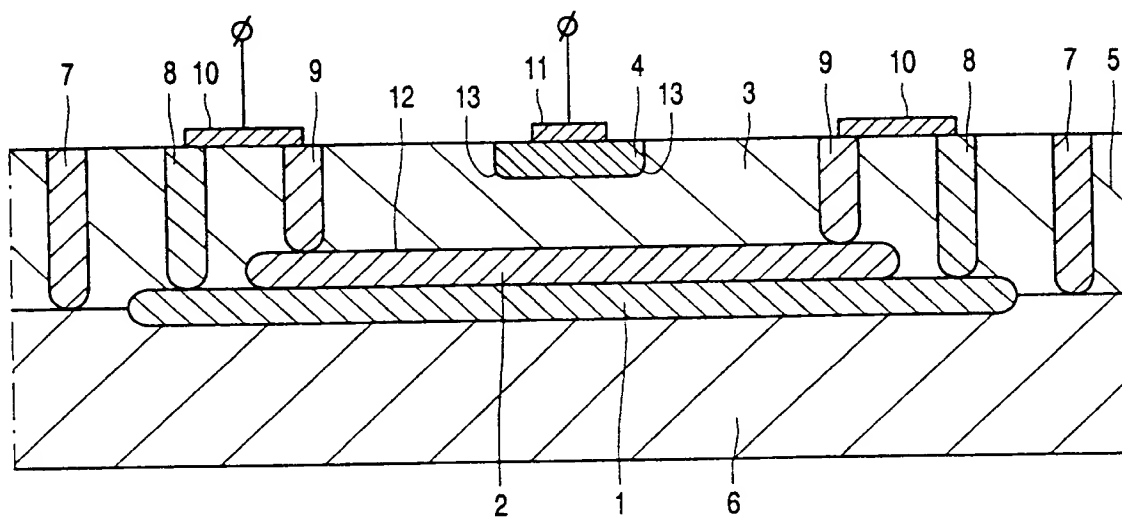


FIG. 1

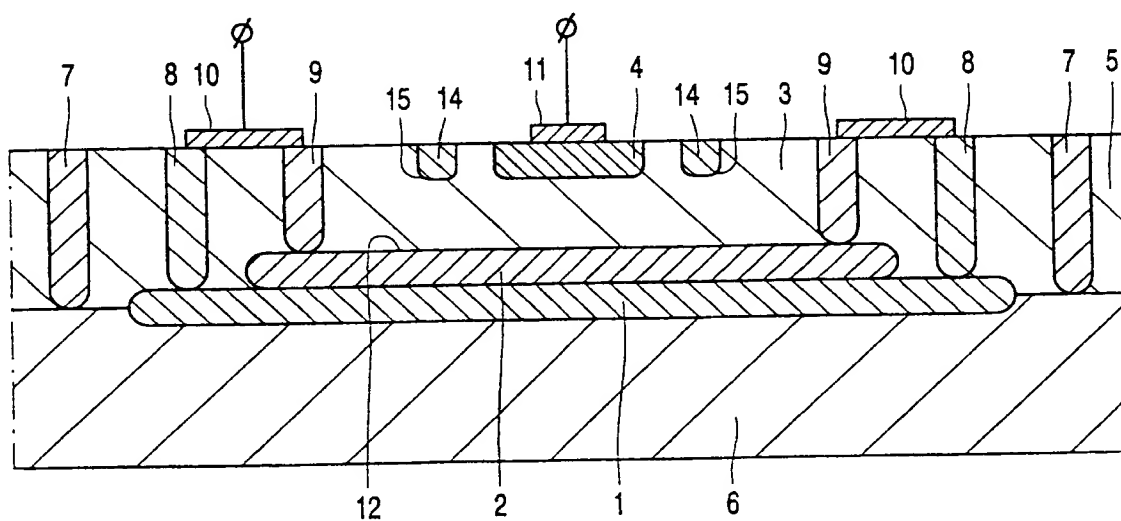


FIG. 2

2/2

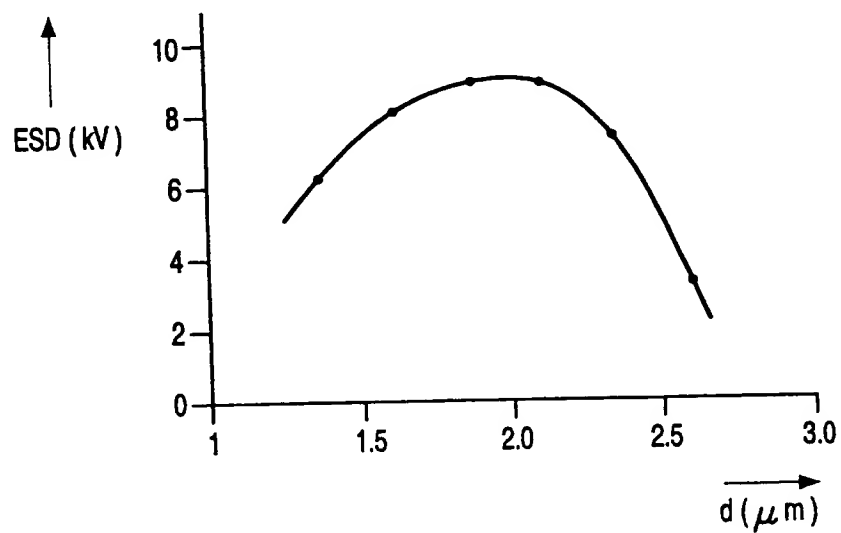


FIG. 3

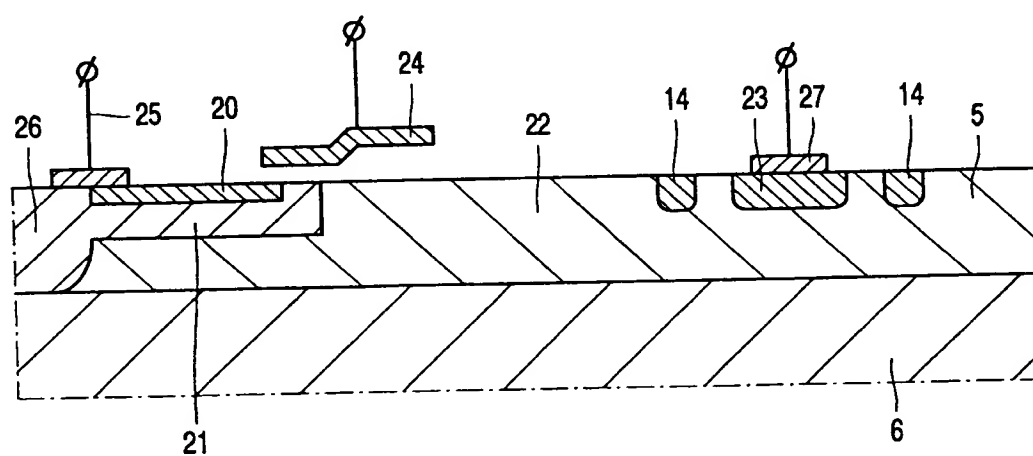


FIG. 4